

112 學年度四技二專第三次聯合模擬考試 電機與電子群資電類 專業科目(二) 詳解

112-3-04-5

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25
C	B	D	B	C	D	B	A	C	D	A	C	D	C	B	B	D	A	C	B	D	A	C	A	A
26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42	43	44	45	46	47	48	49	50
B	D	C	D	D	B	C	A	B	A	A	C	C	D	D	C	B	D	A	B	D	A	B	A	B

- $160 \text{ MIPS} = \frac{3200 \text{ MHz}}{\text{一個指令的時脈週期}}$
 一個指令的時脈週期 = $\frac{3200 \text{ M}}{160 \text{ M}} = 20$
- RAM0 的定址空間總共有： $2^{10} = 1 \text{ k}$ 個位址
 每一次讀寫週期時間： $\frac{1}{3.2 \text{ G}} \times 64 = 20 \text{ ns}$
 RAM0 全部檢查一次所需的時間： $1 \text{ k} \times 20 \text{ ns} = 20 \mu\text{s}$
 記憶體 0 與 1 各檢查一次，共需： $20 \mu\text{s} \times 2 = 40 \mu\text{s}$
- 記憶體位址空間為 $620\text{H} - 511\text{H} + 1 = 110\text{H} = 272$
 記憶體容量 = $272 \times 8 \text{ bits} = 2176 \text{ bits}$
- | 串列傳輸模式 | | 並列傳輸模式 |
|--------|--------|--------|
| SATA | IIC | PCI |
| USB | RS-232 | AGP |
| PCI-E | | PATA |
| SPI | | IDE |
- $\frac{9600 \times 128}{(1+8+1+2)} \times 8 = 819200 \text{ bits}$
 $= 102400 \text{ Bytes} = 100 \text{ KB}$
- (B) 立即定址不需要進行記憶體存取，只要提取指令即可得運算元
- (B) RS-232C 為一個傳送與一個接收
(C) RS-232C 電壓標準範圍為 $-15 \text{ V} \sim -3 \text{ V}$; $+15 \text{ V} \sim +3 \text{ V}$
(D) RS-232C 資料傳輸至少需 3 條線 TXD、RXD、GND
- | | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|
| 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 |
|---|---|---|---|---|---|---|---|---|---|

 原始資料中超過連續含有 6 個 1 時，強制在第 6 個 1 後面進行位元填塞 0

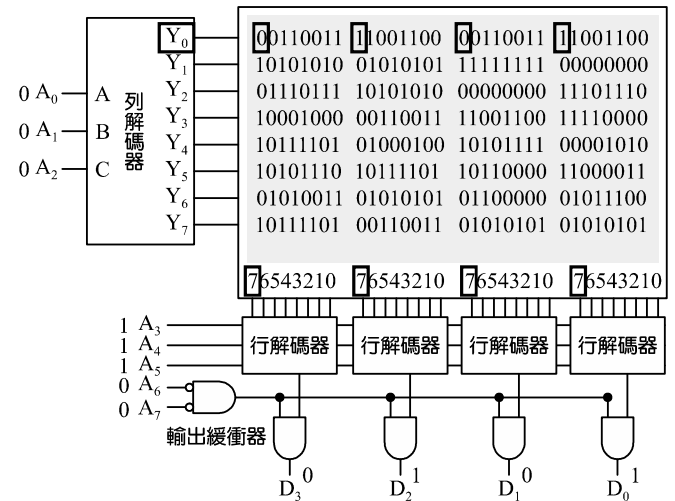
0	1	1	1	1	1	1	0	1	0	0
---	---	---	---	---	---	---	---	---	---	---

 閒置(Idle)時為 1，NRZI 編碼遇資料為 0 則轉態，遇資料為 1 則不轉態

Idle	0	1	1	1	1	1	1	0	1	0	0
	↘	↘	↘	↘	↘	↘	↘	↘	↘	↘	↘
1	0	0	0	0	0	0	0	1	1	0	1

 去除閒置(Idle)位元 1，得資料信號為 00000001101
- (D) 串接模式：可串接多個 8237A 構成主從兩級，最多可擴充 16 個 DMA 通道
- (A) USB 2.0 有 2 條差分訊號線，單向傳輸資料，具半雙工運作模式

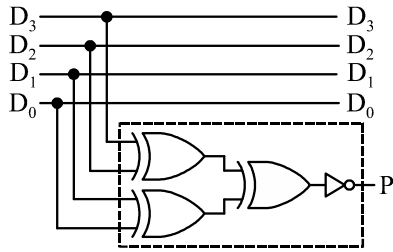
- 37 位學生，因此 MCU 接一顆主 8259A 後，主 8259A 串接 5 顆僕 8259A，中斷腳位共有：
 僕 8259A 的 5 顆 $\times 8$ 支中斷腳位 +
 主 8259A 剩餘 3 支中斷腳位 = 43 支腳位
- $A_7 \sim A_0$ 定址位址為 $0x38$ 時， $D_3 \sim D_0$ 輸出信號為 0101



- (B) DMA 工作模式有要求式、週期竊取式與突發式；全巢式是 8259A 的中斷優先權工作模式
- 疏耦合多處理機系統特色為運用不同處理機建構計算機系統，各處理機獨立記憶體、作業系統、程式與資料，透過資料線鏈結所有處理機
- 超純量是指一顆處理器內可以實現平行運算，一顆處理器內核具有多個執行單位，在同一個時脈中多條指令在不同執行單元被執行
- $T = \frac{1}{f} = \frac{1}{75 \text{ k}}$
 $D\% = \frac{t_w}{T} \times 100\% = t_w \times f \times 100\%$
 $t_w = \frac{D\%}{f \times 100\%} = \frac{37.5\%}{75 \text{ k} \times 100\%} = 5 \mu\text{s}$
- (C) 電晶體工作於截止區與飽和區，在此二區作交換，因此又稱交換電路
- (A) "0" "1" "1"
 (C) "0" "1" A
 (D) "0" "1" \bar{A}

21. XOR 運算時， $X \oplus 0 = X$ ， $X \oplus 1 = \bar{X}$ ，因此高 4 位元與 0 的遮沒信號進行 XOR 運算後將保留原態；低 4 位元與 1 的遮沒信號進行 XOR 運算後將原始信號反相

22. 奇數個 1



23.

A	B	C	D	F ₁	F ₂	I	Y	綠燈
0	0	0	0	1	1	1	1	不亮
0	0	0	1	1	0	1	0	亮
0	0	1	0	1	0	1	0	亮
0	0	1	1	1	0	1	0	亮
0	1	0	0	1	1	1	1	不亮
0	1	0	1	1	0	1	0	亮
0	1	1	0	1	0	1	0	亮
0	1	1	1	1	0	1	0	亮
1	0	0	0	1	1	1	1	不亮
1	0	0	1	1	0	1	0	亮
1	0	1	0	1	0	1	0	亮
1	0	1	1	1	0	1	0	亮
1	1	0	0	0	1	1	0	亮
1	1	0	1	0	0	1	1	不亮
1	1	1	0	0	0	1	1	不亮
1	1	1	1	0	0	1	1	不亮

24. (A) $Y = \overline{ABC} = A + B + C$

(B) $Y = A + B + C$

(C) $Y = \overline{ABC}$

(D) $Y = ABC$

依實驗測量輸入與輸出關係圖顯示，邏輯運算電路應為 NOR 閘電路

25. $F(A, B, C) = \overline{BC} + \overline{AC}(\overline{A+B}) = \overline{B+C} + (\overline{A+C})(\overline{AB})$
 $= \overline{B+C} + \overline{A} \overline{AB} + \overline{AB} \overline{C}$
 $= \overline{B+C} + 0 + \overline{AB} \overline{C} = \overline{B+C}$

26. $\Sigma(1, 3, 5) + d(0, 2, 4) = \overline{A} + \overline{B} = \overline{AB}$

BC \ A	00	01	11	10
0	×	1	1	×
1	×	1	0	0

27. 全體員工數為 12 人表示此輸入端需要 12 位元，輸入端共有 $2^{12} = 1024 \times 4 = 4096$ 種輸入狀態

28. $X = A71_{(16)} = 1010\ 0111\ 0001$

$Y = 6071_{(8)} = 110\ 000\ 111\ 001$

	1010	0111	0001
NAND	1100	0011	1001
	0111	1100	1110

$101111001110_{(2)} = 7CE_{(16)} = 3716_{(8)} = 1998_{(10)}$

29. (D) $110.1_{(10)} \doteq 156.0631_{(8)}$

30.

D \ CBA	000	001	010	011	100	101	110	111
0	0	1	1	1	0	1	1	1
1	0	1	0	0	0	1	0	0

當 BA 為選擇線時， $I_0 = 0$ 、 $I_1 = 1$ 、 $I_2 = \overline{D}$ 、 $I_3 = \overline{D}$ ，C 不接

31. 4 位數全加器 7483 中，將 $M=0$ 時執行加法器運算且 $C=0$ 無前一級進位，運算結果如下表

	A ₄	A ₃	A ₂	A ₁	B ₄	B ₃	B ₂	B ₁	S ₄	S ₃	S ₂	S ₁	F ₁
1	0	1	0	0	0	0	1	1	0	1	1	1	0
2	0	0	1	1	0	0	0	0	0	0	1	1	0
3	1	0	1	0	0	0	0	0	1	0	1	0	0
4	0	1	0	1	0	0	1	1	1	0	0	0	0
5	0	1	0	0	0	0	0	1	0	1	0	1	1

32. 加三碼欲轉換為 BCD 碼時，應進行減 3 運算。圖(C) 電路之功能為 2'S 減 3 運算

33. (A) JK 正反器輸出特徵方程式為

$$Q_{n+1}(J, K, Q_n) = J\overline{Q}_n + \overline{K}Q_n$$

34. 依據 JK 正反器真值表中，採負緣觸發得(B)選項為正解

輸入		輸出	
J	K	Q_{n+1}	\overline{Q}_{n+1}
L	L	Q_n	\overline{Q}_n
H	L	H	L
L	H	L	H
H	H	\overline{Q}_n	Q_n

35. (A) 標有 Sternum 之電極板應放在右鎖骨中線接近胸骨柄(右心房)，標有 Apex 之電擊板應放在左側乳頭下接近前腋中線處(心尖)，對應心臟電氣傳導的方向

37. (C) 直譯器目的是將直譯語言直接轉譯成機械碼，無需連結器(Linker)進行翻譯動作

38. (A) 程式的錯誤有兩種，分別是語法錯誤、語意錯誤
 (B) 使用錯誤的語法來撰寫程式時，編譯器才會無法編譯而產生錯誤
 (D) 編譯器會直接顯示相關的語法錯誤訊息，但語意錯誤不會顯示錯誤訊息

39. (D) #include <stdio.h> 此行程式碼是在預處理器(Preprocessor)預先進行處理

42. (A) False

(B) True

(C) False

(D) False

43. 大雄：n=100、靜香：n=100、小夫：n=100、胖虎：n=99

44. 本題程式碼使用巢狀 for 迴圈，外層迴圈 i 從數字 2~100、內層迴圈檢查該數字是否為質數。若有一個數字不能被 2 到其一半的數字整除，則為質數，並將此質數印出

45. $f(10) = f(7) + f(8)$

$$= (f(4) + f(5)) + (f(5) + f(6))$$

$$= (f(4) + (f(2) + f(3)) + ((f(2) + f(3)) + (f(3) + f(4))))$$

$$=(4+2+3)+(2+3+3+4)=21$$

47. 二維陣列變數 `d[][]` 為具有小數之數字資料，若宣告為 `int` 整數型態，將影響計算正確性
49. 輸入「5,701」，電價執行結果為 1920.50
輸入「9,701」，電價執行結果為 2259.46
電價相差： $2259.46 - 1920.50 = 338.96$
50. 1 筆 `double` 資料型態之資料佔有記憶體空間 64 位元，即 8 位元組